

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-235621

(43)Date of publication of application : 05.09.1995

(51)Int.Cl.

H01L 23/12

H01L 23/50

H05K 1/11

(21)Application number : 06-049813

(71)Applicant : IBIDEN CO LTD

(22)Date of filing : 22.02.1994

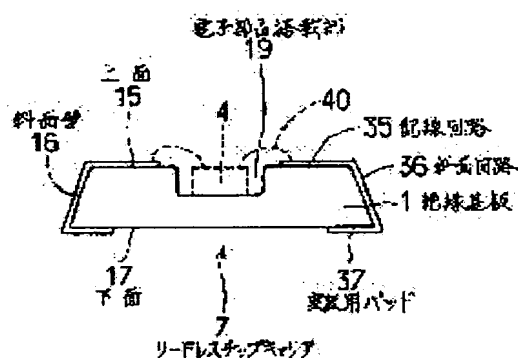
(72)Inventor : HAYASHI TERUO
YANAGI EIKOU

(54) LEADLESS CHIP CARRIER AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To provide a leadless chip carrier and its mounting method with which the short circuit by fuse solder can be prevented.

CONSTITUTION: A wiring circuit 35 is provided on the upper surface 15 of an insulated substrate 1, and a mounting pad 37 is provided on the lower surface of the insulated substrate 1. The side face of the insulated substrate is composed of an inclined slanting wall 16. A slanting circuit 36, with which the wiring circuit and a mounting pad are connected, is provided on the slanting wall 16. On the lower surface 17 of the insulated substrate, a wiring circuit can be provided. On a large type insulated substrate to be formed into dice, through holes are formed for cutting it into dice. Then, a plating treatment is conducted, a mask film is arranged for formation of pattern on the surface, and a parallel rays are made to irradiate on the mask film. Then, the mask film is removed, and an etching treatment is conducted. As a result, a slanting circuit can be formed together with a mounting pad.



LEGAL STATUS

[Date of request for examination]

06.12.2000

[Date of sending the examiner's decision of rejection]

12.11.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

1110 PAGE BLANK (USPTO)

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the lead loess chip carrier which the top face of the above-mentioned insulating substrate has a wiring circuit, and the inferior surface of tongue comes to have a pad for mounting in the lead loess chip carrier which prepared the electronic-parts loading section in the insulating substrate, and carries out [have the slant-face circuit which consists of slant-face walls with which the side face of the above-mentioned insulating substrate inclined, and connects the above-mentioned wiring circuit and the above-mentioned pad for mounting to the above-mentioned slant-face wall, and] as the description.

[Claim 2] The lead loess chip carrier characterized by establishing the wiring circuit in the inferior surface of tongue of the above-mentioned insulating substrate in claim 1.

[Claim 3] The through tube for piece-ized cutting of an individual is formed in the large-sized insulating substrate which should be piece[of an individual]-ized. And the wall of the above-mentioned through tube The through-hole formation process which consists of an inclined slant-face wall, and the covering process which forms the photosensitive etching-resist film in them also including the inside of the above-mentioned through tube while giving the metal plating film to all the front faces of the above-mentioned insulating substrate. The exposure process which arranges the mask film for forming the pattern of a wiring circuit and a slant-face circuit in the front face of the above-mentioned insulating substrate, irradiates parallel light to this mask film, and removes the above-mentioned mask film after that, While it etches into the insulating substrate of the above-mentioned large mold, and forming a wiring circuit in the top face of the above-mentioned insulating substrate and forming a slant-face circuit in the slant-face wall in the above-mentioned through tube The pattern formation process which forms the pad for mounting in the inferior surface of tongue of the above-mentioned insulating substrate. The manufacture approach of the lead loess chip carrier characterized by cutting the insulating substrate of the above-mentioned large mold along with the above-mentioned through tube, and consisting of a cutting process which produces the formation of the piece of an individual, or the frame-ized lead loess chip carrier.

[Claim 4] The manufacture approach of the lead loess chip carrier characterized by forming a wiring circuit in the inferior surface of tongue of the above-mentioned insulating substrate in claim 3.

[Claim 5] It is the manufacture approach of the lead loess chip carrier characterized by forming the above-mentioned through tube by Zagury processing in claim 3 or 4.

[Claim 6] It is the manufacture approach of the lead loess chip carrier characterized by forming the above-mentioned etching-resist film by the wet approach in claims 3 and 4 or 5.

[Translation done.]

THIS PAGE BLANK (USPTO)

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.If the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the lead loess chip carrier which can prevent the short circuit by melting solder, and its manufacture approach.

[0002]

[Description of the Prior Art] Conventionally, as a lead loess chip carrier, as shown in drawing 15 - drawing 17, there are some which have an insulating substrate 91, the electronic-parts loading section 90, the wiring circuit 55, the cross-section through hole 56, and the pad 57 for mounting, for example. The cross-section through hole 56 is established in the side face 16, and the concave electronic-parts loading section 90 and the concave wiring circuit 55 are established for the pad 57 for mounting in the inferior surface of tongue 17 on the top face 15 of an insulating substrate 91.

[0003] The above-mentioned pad 57 for mounting is pasted up on the pad 87 of a mother board 8 with solder 6, as shown in drawing 21. As shown in drawing 17 and drawing 21, the bonding wire 40 connects with the wiring circuit 55, and electronic parts 4 are further connected to the pad 87 of a mother board 8 electrically through the cross-section through hole 56 and the pad 57 for mounting.

[0004] Next, the manufacture approach of the above-mentioned lead loess chip carrier is explained. First, as shown in drawing 18, along with the configuration line 96 of a lead loess chip carrier, two or more through holes 960 are drilled in the large-sized insulating substrate 9 by the approach of drilling. Moreover, the concave electronic-parts loading section 90 is formed in the top face 15 of an insulating substrate 9.

[0005] Next, as shown in drawing 19, the wall of a through hole 960 is covered with the metal plating film 560. Moreover, the wiring circuit 55 is formed in the top face 15 of an insulating substrate 9, and the pad for mounting is formed in the inferior surface of tongue. Next, the large-sized insulating substrate 9 is cut and piece[of an individual]-ized along with the configuration line 96 shown in drawing 19. Thereby, while the cross-section through hole 56 is formed in the side face 16 of an insulating substrate 91, the lead loess chip carrier shown in drawing 15 - drawing 17 is obtained.

[0006]

[Problem(s) to be Solved] However, in the manufacture approach of the above-mentioned conventional lead loess chip carrier, as shown in drawing 18, since a through hole 960 is a minor diameter, it is difficult [it] to drill a through hole 960 in an exact location at the large-sized insulating substrate 9. Therefore, as shown in drawing 20, the cross-section through hole 56 may produce a location gap to a wiring circuit and the pad 57 for mounting.

[0007] In this case, if fused junction of the pad 57 for mounting and the pad 87 of a mother board 8 is carried out with solder 6 as shown in drawing 21, the fused solder 6 can draw near to the metal plating film 560 which covers the cross-section through hole 56. And it welds to the solder 6 on the adjoining pad 57 for mounting, and there is a possibility that poor soldering of short circuit 60 grade may occur.

[0008] Especially, it is in the inclination for mounting to a lead loess chip carrier to become high density, and for the pitch of the cross-section through hole 56 to become narrow in recent years. Therefore, it becomes easy to short-circuit a melting solder comrade as mentioned above. This invention tends to offer the lead loess chip carrier which can prevent the short circuit by melting solder, and its manufacture approach in view of this conventional trouble.

[0009]

[Problem(s) to be Solved] The top face of the above-mentioned insulating substrate has a wiring circuit, the inferior surface of tongue comes to have a pad for mounting, and the side face of the above-mentioned insulating substrate consists of inclined slant-face walls, and is to the lead loess chip carrier which carries out as the description about having the slant-face circuit which connects the above-mentioned wiring circuit and the above-mentioned pad for mounting to the above-mentioned slant-face wall in the lead loess chip carrier by which this invention prepared the electronic-parts loading section in an insulating substrate.

[0010] What should be most observed in this invention is consisting of slant-face walls with which the side face of an insulating substrate inclined, and that the slant-face circuit is formed in this slant-face wall. this invention — setting — the side face of the above-mentioned insulating substrate — the inferior surface of tongue from the top face of an insulating substrate — or it consists of an inclined slant-face wall which spreads from an inferior surface of tongue to a top face. The slant-face circuit is established in the front face of the above-mentioned slant-face wall. This slant-face circuit has connected the wiring circuit established in the top face of an insulating substrate, and the pad for mounting prepared in the inferior surface of tongue. The above-mentioned pad for mounting is joined by solder on external components, such as a mother board.

[0011] The electronic-parts loading section consists of a crevice or the pad section, and is prepared in the top face of an insulating substrate, or the inferior surface of tongue. Electronic parts are carried in the electronic-parts loading section. These electronic parts are connected with a wiring circuit by the bonding wire. Although the wiring circuit is established in the top face of an insulating substrate at least, it can be established also in the inferior surface of tongue of an insulating substrate. The above-mentioned wiring circuit, the pad for mounting, and a slant-face circuit consist of conductive ingredients, such as copper.

[0012] The above-mentioned insulating substrate is one sheet or two sheets or more, and consists of insulating materials, such as a glass epoxy group plate, a glass polyimide substrate, and a glass bismaleimide triazine substrate. In the case of the insulating substrate

THIS PAGE BLANK (USPTO)

of two or more sheets, it has pasted up with adhesives, such as prepreg, between each insulating substrate. In order to make the above-mentioned insulating substrate emit efficiently the heat generated from electronic parts, it is desirable to prepare a heat sink etc. Moreover, the through hole for aiming at an electric flow of the interior of an insulating substrate or a top face, and an inferior surface of tongue may be established in an insulating substrate.

[0013] next, as an approach of manufacturing the above-mentioned lead loess chip carrier The through tube for piece-ized cutting of an individual is formed in the large-sized insulating substrate which should be piece[of an individual]-ized. For example, and the wall of the above-mentioned through tube The through-hole formation process which consists of an inclined slant-face wall, and the covering process which forms the photosensitive etching-resist film in them also including the inside of the above-mentioned through tube while giving the metal plating film to all the front faces of the above-mentioned insulating substrate, The exposure process which arranges the mask film for forming the pattern of a wiring circuit and a slant-face circuit in the front face of the above-mentioned insulating substrate, irradiates parallel light to this mask film, and removes the above-mentioned mask film after that, While it etches into the insulating substrate of the above-mentioned large mold, and forming a wiring circuit in the top face of the above-mentioned insulating substrate and forming a slant-face circuit in the slant-face wall in the above-mentioned through tube The pattern formation process which forms the pad for mounting in the inferior surface of tongue of the above-mentioned insulating substrate, Along with the above-mentioned through tube, the insulating substrate of the above-mentioned large mold is cut, and there is the manufacture approach of the lead loess chip carrier characterized by consisting of a cutting process which produces the formation of the piece of an individual or the frame-ized lead loess chip carrier.

[0014] Hereafter, each process is explained.

** Through tube ***** forms the through tube for piece-ized cutting of an individual in the large-sized insulating substrate which should be piece[of an individual]-ized more nearly first. The wall of the above-mentioned through tube consists of an inclined slant-face wall. this slant-face wall — the inferior surface of tongue from the top face of an insulating substrate — or it forms so that it may spread from an inferior surface of tongue to a top face, and so that the contact section with the top face of an insulating substrate or an inferior surface of tongue may be used as an acute angle.

[0015] The above-mentioned through tube is the slit of the shape for example, of a long hole, and is formed in the location equivalent to the side face of a lead loess chip carrier mentioned later. For example, of Zagury processing, a through tube drills a large-sized insulating substrate, and is formed. The above-mentioned insulating substrate is divided into the supporter which supports ***** which constitutes a lead loess chip carrier, and this ***** by through tube formation.

[0016] The insulating material mentioned above is used as the above-mentioned insulating substrate. The above-mentioned insulating substrate is one sheet or two sheets or more. In the case of two or more sheets, between each insulating substrate pastes up with binders, such as prepreg adhesives. Moreover, in forming the electronic-parts loading section of a concave configuration, in this process, it drills the top face or inferior surface of tongue of an insulating substrate by Zagury processing.

[0017] ** Also including the inside of a covering process, next the above-mentioned through tube, while giving the metal plating film to all the front faces of the above-mentioned insulating substrate, form the photosensitive etching-resist film in them. That is, panel plating is given to all the front faces of the above-mentioned insulating substrate, and the metal plating film is formed in them. At this time, the metal plating film is formed also in the above-mentioned through tube.

[0018] Next, also including the inside of the above-mentioned through tube, the photosensitive etching-resist film is formed in all the front faces of the above-mentioned insulating substrate, and all the front faces of the above-mentioned metal plating film are covered. This etching-resist film is formed by the wet approaches, such as for example, the electropainting approach. Copper etc. is used as the above-mentioned metal plating film.

[0019] ** Arrange the mask film for forming the pattern of a wiring circuit or the pad for mounting, and a slant-face circuit in the front face of an exposure process, next the above-mentioned insulating substrate. The above-mentioned mask film consists of the protection-from-light section which intercepts light, and the transparency section which light penetrates. The above-mentioned cutoff section is located in the pattern section of the same configuration as the pattern formed on the surface of an insulating substrate, and the upper part or the lower part of the above-mentioned through tube, and consists of the installation section installed from the above-mentioned pattern section.

[0020] The pattern formed in the front face of the above-mentioned insulating substrate means the pad for mounting formed in the wiring circuit formed in the top face of the above-mentioned insulating substrate, or its inferior surface of tongue. Moreover, in forming a wiring circuit also in the inferior surface of tongue of an insulating substrate, it says the pad for mounting, and a wiring circuit. The above-mentioned mask film is arranged on the top face or inferior surface of tongue of an insulating substrate at the side the slant-face wall of a through tube appears at least. When a slant-face wall spreads from the top face of the above-mentioned insulating substrate to an inferior surface of tongue, specifically, a mask film is arranged on the top face of an insulating substrate. On the contrary, in spreading from an inferior surface of tongue to a top face, it arranges a mask film on the inferior surface of tongue of an insulating substrate.

[0021] Next, parallel light is irradiated to the above-mentioned mask film. While the shadow of light is made on on the surface of an insulating substrate by the pattern section of a mask film at this time, the shadow of light is made also to the slant-face wall of the above-mentioned through tube by the installation section of a mask film, and that part turns into a part for the unexposed part which is not exposed. The above-mentioned mask film is removed from the above-mentioned insulating substrate after the above-mentioned optical exposure.

[0022] ** Contact a developer to the insulating substrate of a pattern formation process, next the above-mentioned large mold. Thereby, the amount of [of the above-mentioned etching-resist film] unexposed part remains as it is, other exposure parts are removed and the metal plating film exposes them. Subsequently, etching removes the exposure part of the metal plating film. Thereby, a pattern is formed in the top face of an insulating substrate or an inferior surface of tongue, and the slant-face wall in a through tube.

[0023] Next, the etching-resist film which remains on the front face of the above-mentioned pattern is removed. Thereby, when the mask film has been arranged on the top face of an insulating substrate, a wiring circuit is formed in the top face of an insulating substrate, and a slant-face circuit is formed in the slant-face wall in a through tube. On the other hand, when the mask film has been arranged on the inferior surface of tongue of an insulating substrate, the pad for mounting is formed in the inferior surface of tongue of an insulating substrate, and a slant-face circuit is formed in the slant-face wall in a through tube.

[0024] Next, on the inferior surface of tongue or top face of an insulating substrate, patterns, such as a pad for mounting or a wiring

THIS PAGE BLANK (USPTO)

circuit, are formed in the side in which the pattern is not formed yet. The formation approach has a simple approach using a mask film like the above. Furthermore, as a simple approach, a mask film is arranged to the both sides of the top face of an insulating substrate, and an inferior surface of tongue, and the approach of irradiating parallel light from the both sides is in them. According to this approach, a pattern can be formed in all the front faces of an insulating substrate by one exposure processing.

[0025] ** Cut the above-mentioned insulating substrate along with a cutting process, next the above-mentioned through tube, and produce piece[of an individual]-izing, or the frame-ized lead loess chip carrier. A dicing saw etc. is used in the above-mentioned cutting. When a large-sized insulating substrate is cut along with a through tube, the slant-face wall of the interior will constitute the side face of the piece[of an individual]-ized insulating substrate.

[0026] Moreover, when preparing a heat sink on the surface of an insulating substrate, it can form by the same approach as the pad for mounting, or a wiring circuit. Moreover, when establishing a through hole in an insulating substrate, a through hole is drilled in a large-sized insulating substrate, and it is created by the approach of covering the interior with the metal plating film.

[0027]

[Function and Effect] In the lead loess chip carrier of this invention, it consists of slant-face walls with which the side face of an insulating substrate inclined, and the slant-face circuit is formed in the front face of the slant-face wall. This slant-face circuit is formed in an exact location as compared with the case where a cross-section through hole is established in the side face of an insulating substrate like before so that it may mention later. Therefore, when fused junction of the pad for mounting and the pad of a mother board is carried out with solder, it cannot draw near to the pad for mounting or slant-face circuit where melting solder adjoins. Therefore, there is also no possibility that the adjoining solder comrade may connect too hastily.

[0028] Next, in the manufacture approach of the lead loess chip carrier of this invention, the pattern is formed on the surface of an insulating substrate by the exposing method using a mask film. The pattern section of the same configuration as patterns which should be formed in an insulating substrate, such as a wiring circuit and a pad for mounting, is prepared in the mask film. Therefore, when parallel light is irradiated from a way outside the above-mentioned mask film, the shadow of the light of the same configuration as the protection-from-light section is formed in the top face or inferior surface of tongue of a wrap insulating substrate for the protection-from-light section.

[0029] Moreover, the installation section installed from the above-mentioned pattern section is prepared in the above-mentioned mask film. This installation section has covered the through tube top of an insulating substrate. Therefore, as mentioned above, when parallel light is irradiated, the shadow of the light which followed the shadow of the light of the top face of the above-mentioned insulating substrate or an inferior surface of tongue is formed. In the top face or inferior surface of tongue, and slant-face wall of the above-mentioned insulating substrate, the part used as the shadow of the above-mentioned light remains by subsequent etching processing as patterns, such as a wiring circuit or a pad for mounting, and a slant-face circuit.

[0030] Therefore, according to the above-mentioned exposure approach, patterns, such as a wiring circuit and a pad for mounting, can be formed in the location where an insulating substrate is exact. Moreover, a slant-face circuit is formed in the location connected with the above-mentioned pattern in the slant-face wall of an insulating substrate. So, a slant-face circuit can be formed in an exact location also not only in the pattern of the top face of an insulating substrate, or an inferior surface of tongue but in a slant-face wall. Therefore, the problem of producing a location gap to a wiring circuit or the pad for mounting does not have a slant-face circuit, either.

[0031] Consequently, in case the lead loess chip carrier produced by the manufacture approach of this invention is mounted on a mother board like the above, it does not have a possibility that the short circuit by melting solder may occur, either. According to this invention, the lead loess chip carrier which can prevent the short circuit by melting solder, and its manufacture approach can be offered.

[0032]

[Example]

The lead loess chip carrier concerning the example of example 1 this invention is explained using drawing 1 - drawing 12. The lead loess chip carrier 7 of this example has formed the electronic-parts loading section 19 in the insulating substrate 1, as shown in drawing 1, drawing 3, and drawing 4. The top face 15 of an insulating substrate 1 has the wiring circuit 35, and the inferior surface of tongue 17 has the pad 37 for mounting. The side face of an insulating substrate 1 consists of inclined slant-face walls 16, and has the slant-face circuit 36 which connects the wiring circuit 35 and the pad 37 for mounting to the slant-face wall 16.

[0033] The slant-face wall 16 inclines so that it may spread from the top face 15 of an insulating substrate 1 to an inferior surface of tongue 17. The contact part of the slant-face wall 16 and the inferior surface of tongue 17 of an insulating substrate 1 is formed in the acute angle. The pad 37 for mounting is joined with solder 6 on the pad 87 of a mother board 8, as shown in drawing 2.

[0034] The electronic-parts loading section 19 is a concave, and is prepared in the top face 15 of an insulating substrate 1. As shown in drawing 1, electronic parts 4 are carried in the electronic-parts loading section 19. Electronic parts 4 are connected with the wiring circuit 35 by the bonding wire 40. The wiring circuit 35, the pad 37 for mounting, and the slant-face circuit 36 consist of conductive ingredients, such as copper. An insulating substrate 1 consists of a glass epoxy group plate.

[0035] Next, how to manufacture the above-mentioned lead loess chip carrier 7 is explained using drawing 5 - drawing 12.

** As through tube ***** is first shown in drawing 5 and drawing 6, form the through tube 11 for piece-ized cutting of an individual in the four directions along with the dimension line 165 of a lead loess chip carrier at the large-sized insulating substrate 10 which should be piece[of an individual]-ized.

[0036] The wall of a through tube 11 consists of an inclined slant-face wall 16. This slant-face wall 16 is formed so that it may spread from the top face 15 of an insulating substrate 1 to an inferior surface of tongue 17, and so that the contact section with an inferior surface of tongue 17 may be used as an acute angle. A through tube 11 is the slit of the shape for example, of a long hole, and is formed in the location equivalent to the side face of a lead loess chip carrier mentioned later. Of Zagury processing, a through tube 11 drills the large-sized insulating substrate 10, and is formed.

[0037] An insulating substrate 10 is divided into the supporter 72 which supports ***** 71 which constitutes a lead loess chip carrier, and this ***** 71 by formation of a through tube 11. The insulating material mentioned above is used as an insulating substrate 10. Next, as shown in drawing 7, the electronic-parts loading section 19 is formed in the abbreviation center section in the top face 15 of the large-sized insulating substrate 10 by Zagury's etc. processing.

[0038] ** As shown in a covering process, next drawing 8, while giving the metal plating film 3 to all the front faces of an insulating

THIS PAGE BLANK (USPTO)

substrate 10, form the photosensitive etching-resist film 30 in them also including the inside of a through tube 11. That is, panel plating is given to all the front faces of an insulating substrate 10, and the metal plating film 3 is formed in them. At this time, the metal plating film 3 is formed also in a through tube 11.

[0039] Next, also including the inside of a through tube 11, the photosensitive etching-resist film 30 is formed in all the front faces of an insulating substrate 10, and all the front faces of the metal plating film 3 are covered. This etching-resist film 30 is formed by the wet approaches, such as the electropainting approach. Copper etc. is used as metal plating film 3.

[0040] ** As shown in an exposure process next drawing 9 , and drawing 10 , arrange the mask films 21 and 22 for forming the pattern of a wiring circuit, a slant-face circuit, and the pad for mounting in the top face 15 and inferior surface of tongue 17 of an insulating substrate 10, respectively. Mask films 21 and 22 have the protection-from-light section 210,220 which intercepts light, and the transparency section 213,223 which light penetrates.

[0041] The protection-from-light section 210 of a mask film 21 consists of the pattern section 211 of the same configuration as the wiring circuit formed in the top face 15 of an insulating substrate 10, and the installation section 212 which was located above the through tube 11 and installed from the above-mentioned pattern section 211. The protection-from-light section 220 of a mask film 22 consists of the pattern section 221 of the same configuration as the pad for mounting formed in the inferior surface of tongue 17 of an insulating substrate 10, and the installation section 222 which was located under the through tube 11 and installed from the above-mentioned pattern section 221. Mask films 21 and 22 are arranged on the top face 15 and inferior surface of tongue 17 of the large-sized insulating substrate 10, respectively.

[0042] Next, the parallel light 28 is irradiated from the upper part and a lower part to mask films 21 and 22. At this time, as shown in drawing 10 , the shadow 301 of light is made by the pattern section 211,221 of the protection-from-light section 210,220 on the top face 15 and inferior surface of tongue 16 of an insulating substrate 10. Moreover, by the installation section 212,222 of the protection-from-light section 210,220, the shadow 302 of light is made also to the slant-face wall 16 of a through tube 11, and the part turns into a part for the unexposed part which is not exposed. Then, mask films 21 and 22 are removed from an insulating substrate 10.

[0043] ** As shown in a pattern formation process, next drawing 11 , contact an insulating substrate 10 to a developer and leave a part for the unexposed part of the etching-resist film 30 as it is, and remove other exposure parts and they expose the metal plating film 3. Next, etching removes the exposure part of the metal plating film 3. Subsequently, the wrap etching-resist film 30 is removed for the front face of the remaining metal plating film 3. Thereby, as shown in drawing 12 , the wiring circuit 35, the pad 37 for mounting, and the slant-face circuit 36 are formed in the top face 15, the inferior surface of tongue 17, and the slant-face wall 16 of an insulating substrate 10.

[0044] ** As shown in a cutting process, next drawing 12 , cut an insulating substrate 10 along with the dimension line 165 in a through tube 11 using a dicing saw. Thereby, the piece[of an individual]-ized insulating substrate 1 is obtained. Moreover, the slant-face wall 16 inside a through tube 11 will constitute the side face of the piece[of an individual]-ized insulating substrate 1.

[0045] Next, the operation effectiveness of this example is explained. In the lead loess chip carrier 7 of this example, as shown in drawing 1 - drawing 4 , it consists of slant-face walls 16 with which the side face of an insulating substrate 1 inclined, and the slant-face circuit 36 is formed in the front face of the slant-face wall 16. This slant-face circuit 36 is formed in an exact location as compared with the case where a cross-section through hole is established in the side face of an insulating substrate like before so that it may mention later.

[0046] Therefore, as shown in drawing 2 , when fused junction of the pad 37 for mounting and the pad 87 of a mother board 8 is carried out with solder 6, it cannot draw near to the pad 37 for mounting or the slant-face circuit 36 where the fused solder 6 adjoins. Therefore, there is also no possibility that the adjoining solder comrade may connect too hastily.

[0047] Next, in the manufacture approach of the lead loess chip carrier of this example, as shown in drawing 9 and drawing 10 , the pattern is formed in the front face of an insulating substrate 10 by the exposing method using mask films 21 and 22. The pattern section 211,221 of the same configuration as the pattern of the wiring circuit 35 which should be formed in an insulating substrate 10, or the pad 37 for mounting is formed in mask films 21 and 22. Therefore, when the parallel light 28 is irradiated from a way outside mask films 21 and 22, the shadow 301 of the light of the same configuration as the above-mentioned pattern section is formed in the top face 15 and inferior surface of tongue 17 of the wrap insulating substrate 10 for the pattern section 211,221.

[0048] Moreover, the installation section 212,222 installed from the pattern section 211,221 is formed in mask films 21 and 22. This installation section has covered the upper part [of the through tube 11 of an insulating substrate 10], and lower part top. Therefore, when the parallel light 28 is irradiated, the shadow 302 of the light which followed the shadow 301 of the light of the top face 15 of an insulating substrate 10 and an inferior surface of tongue 17 is formed also in the slant-face wall 16.

[0049] The part used as the shadow 301,302 of the above-mentioned light remains by subsequent etching processing as a pattern of the wiring circuit 35 or the pad 37 for mounting, and the slant-face circuit 36. So, the wiring circuit 35 and the pad 37 for mounting can be formed in the exact location of an insulating substrate 10.

[0050] Moreover, the slant-face circuit 36 is formed in the location connected with the pattern in the slant-face wall 16 of an insulating substrate 10. So, the slant-face circuit 36 can be formed in an exact location also not only in the pattern of the top face 15 of an insulating substrate 10, and an inferior surface of tongue 17 but in the slant-face wall 16. Therefore, there is also no problem of 36 slant-face circuit of producing a location gap to the wiring circuit 35 and the pad 37 for mounting. Consequently, as shown in drawing 2 , in case the lead loess chip carrier produced by the manufacture approach of this example is mounted on a mother board 8, it does not have a possibility that the short circuit by melting solder may occur, either.

[0051] Moreover, in this example, the mask films 21 and 22 for pattern formation are arranged on the top face 15 and inferior surface of tongue 17 of an insulating substrate 10, and the parallel light 28 is irradiated from the both sides on them at coincidence. Therefore, it not only can form a pattern correctly, but it can form a pattern quickly and simple.

[0052] The lead loess chip carrier 7 of the example of two examples has established the wiring circuit 38 not only in the top face 15 of an insulating substrate 1 but in the inferior surface of tongue 17, as shown in drawing 13 . Moreover, the wiring circuit 34 is established also in the interior of the electronic-parts loading section 19. In manufacturing the above-mentioned lead loess chip carrier 7 The protection-from-light section which has the pattern section of the same configuration as the wiring circuits 34 and 35 in the mask film arranged on the top face of an insulating substrate is prepared (). [drawing 9 ,] [<A HREF="/Tokujitu/tjitemdrw.ipdl?N0000=237&N0500=1 E_N/"] Refer to ?8=<:9=///&N0001=301&N0552=9&N0553=000012" TARGET="tjitemdrw"> drawing 10.

THIS PAGE BLANK (USPTO)

Moreover, the protection-from-light section which has the pattern section of the same configuration as the pad 37 for mounting and the wiring circuit 38 in the mask film arranged on the inferior surface of tongue of an insulating substrate is prepared. And exposure processing is performed using these mask films.

[0053] Others are the same as that of an example 1. In this example, the wiring circuits 38 and 34 are established also in the inferior surface of tongue 17 of an insulating substrate 1, and the interior of the electronic-parts loading section 19. Therefore, high-density-assembly-ization can be attained more. Others can acquire the same effectiveness as an example 1.

[0054] The lead loess chip carrier 7 of the example of three examples has formed the slant-face wall 169 which inclined so that it might spread from an inferior surface of tongue 17 to a top face 15 in the side face of an insulating substrate 1, as shown in drawing 14 . On this slant-face wall 169, the slant-face circuit 36 linked to the wiring circuit 35 and the pad 37 for mounting is formed.

[0055] The pattern of the slant-face circuit 36 is formed in an exposure process with the mask film arranged with the pad 37 for mounting on the inferior surface of tongue of an insulating substrate 1 (refer to [drawing 9 and] the drawing 1010). That is, the shadow of parallel light can do the slant-face circuit 36 by the protection-from-light section of the above-mentioned mask film, and the part of the shadow remains by etching processing. Others are the same as that of an example 1. Also in this example, the same effectiveness as an example 1 can be acquired.

[Translation done.]

THIS PAGE BLANK (USPTO)

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In-the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

- [Drawing 1] The sectional view of the lead loess chip carrier of an example 1.
- [Drawing 2] The side elevation of the lead loess chip carrier mounted in the mother board of an example 1.
- [Drawing 3] The top view of the lead loess chip carrier of drawing 1 .
- [Drawing 4] The rear-face Fig. of the lead loess chip carrier of drawing 1 .
- [Drawing 5] The explanatory view in the manufacture approach of the lead loess chip carrier of an example 1 showing the through-hole formation process to a large-sized insulating substrate.
- [Drawing 6] The top view of a large-sized insulating substrate of drawing 5 .
- [Drawing 7] The explanatory view of a through-hole formation process following drawing 5 and drawing 6 .
- [Drawing 8] The explanatory view of the covering process following drawing 7 .
- [Drawing 9] The sectional view of a large-sized insulating substrate in an exposure process following drawing 8 .
- [Drawing 10] The important section perspective view of a large-sized insulating substrate in an exposure process following drawing 8 .
- [Drawing 11] The explanatory view of the pattern formation process following drawing 9 and drawing 10 .
- [Drawing 12] The explanatory view of the cutting process following drawing 11 .
- [Drawing 13] The sectional view of the lead loess chip carrier of an example 2.
- [Drawing 14] The sectional view of the lead loess chip carrier of an example 3.
- [Drawing 15] The top view of the lead loess chip carrier of the conventional example.
- [Drawing 16] The rear-face Fig. of the lead loess chip carrier of drawing 15 .
- [Drawing 17] The A-A line view sectional view of drawing 15 .
- [Drawing 18] The explanatory view showing the manufacture approach of the lead loess chip carrier of the conventional example.
- [Drawing 19] The explanatory view of the manufacture approach following drawing 18 .
- [Drawing 20] The important section perspective view seen from the rear-face side of the lead loess chip carrier of the conventional example.
- [Drawing 21] The explanatory view which points out the trouble of the lead loess chip carrier of the conventional example.

[Description of Notations]

- 1 10 ... Insulating substrate,
- 11 ... a through tube,
- 15 ... a top face,
- 16 ... a slant-face wall,
- 17 ... an inferior surface of tongue,
- 19 ... the electronic-parts loading section,
- 21 22 ... Mask film,
- 34, 35, 38 ... Wiring circuit,
- 36 ... a slant-face circuit,
- 37 ... the pad for mounting,
- 4 ... electronic parts,
- 6 ... solder,
- 7 ... a lead loess chip carrier,
- 8 ... a mother board,

[Translation done.]

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-235621 /

(43) 公開日 平成7年(1995)9月5日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/12				
23/50	R			
H 0 5 K 1/11	F	7511-4E		
			H 0 1 L 23/ 12	L
審査請求 未請求 請求項の数 6 F D (全 10 頁)				

(21) 出願番号 特願平6-49813

(22) 出願日 平成6年(1994)2月22日

(71) 出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72) 発明者 林 照雄

岐阜県大垣市河間町3丁目200番地 イビ

デン株式会社河間工場内

(72) 発明者 柳 映行

岐阜県大垣市河間町3丁目200番地 イビ

デン株式会社河間工場内

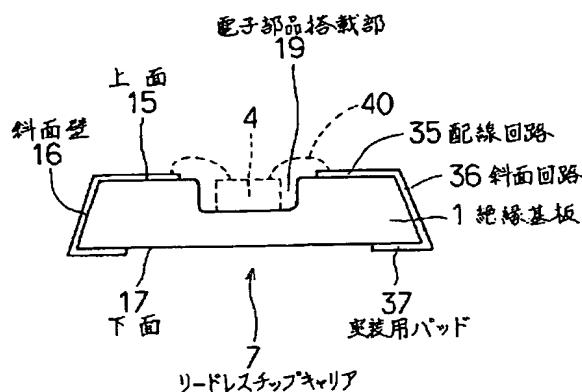
(74) 代理人 弁理士 高橋 祥泰

(54) 【発明の名称】 リードレスチップキャリア及びその製造方法

(57) 【要約】

【目的】 溶融半田による短絡を防止することができる、リードレスチップキャリア及びその製造方法を提供すること。

【構成】 絶縁基板1の上面15は配線回路35を有し、その下面17は実装用パッド37を有している。絶縁基板の側面は、傾斜した斜面壁16から構成されている。斜面壁は、配線回路と実装用パッドとを接続する斜面回路36を有している。絶縁基板の下面17には、配線回路を設けることができる。斜面回路は、個片化されるべき大型の絶縁基板に、傾斜した斜面壁を有する個片化切断用の貫通孔を形成する。次に、メッキ処理を行い、その表面にパターン形成用のマスクフィルムを配置し、該マスクフィルムに対して平行光を照射する。次に、マスクフィルムを除去し、エッチング処理を行う。これにより、斜面回路が、配線回路や実装用パッドと共に形成される。



【特許請求の範囲】

【請求項 1】 絶縁基板に電子部品搭載部を設けたリードレスチップキャリアにおいて、上記絶縁基板の上面は配線回路を有し、その下面は実装用パッドを有してなり、かつ、上記絶縁基板の側面は、傾斜した斜面壁から構成されており、上記斜面壁には、上記配線回路と上記実装用パッドとを接続する斜面回路を有していることを特徴とするリードレスチップキャリア。

【請求項 2】 請求項 1 において、上記絶縁基板の下面には、配線回路が設けられていることを特徴とするリードレスチップキャリア。

【請求項 3】 個片化されるべき大型の絶縁基板に、個片化切断用の貫通孔を形成し、かつ、上記貫通孔の内壁は、傾斜した斜面壁からなる貫通孔形成工程と、上記貫通孔内も含めて、上記絶縁基板の全表面に、金属メッキ膜を施すと共に感光性のエッチングレジスト膜を形成する被覆工程と、上記絶縁基板の表面に配線回路及び斜面回路のパターンを形成するためのマスクフィルムを配置し、該マスクフィルムに対して平行光を照射し、その後、上記マスクフィルムを除去する露光工程と、上記大型の絶縁基板にエッチングを施して、上記絶縁基板の上面には配線回路を、上記貫通孔内の斜面壁には斜面回路を形成すると共に、上記絶縁基板の下面に実装用パッドを形成するパターン形成工程と、上記貫通孔に沿って上記大型の絶縁基板を切断して、個片化またはフレーム化されたリードレスチップキャリアを作製する切断工程とからなることを特徴とするリードレスチップキャリアの製造方法。

【請求項 4】 請求項 3 において、上記絶縁基板の下面には、配線回路を形成することを特徴とするリードレスチップキャリアの製造方法。

【請求項 5】 請求項 3、又は 4 において、上記貫通孔は、ザグリ加工により形成することを特徴とするリードレスチップキャリアの製造方法。

【請求項 6】 請求項 3、4、又は 5 において、上記エッチングレジスト膜は、湿式方法により形成することを特徴とするリードレスチップキャリアの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、熔融半田による短絡を防止することができる、リードレスチップキャリア及びその製造方法に関する。

【0002】

【従来技術】 従来、リードレスチップキャリアとしては、例えば、図 15～図 17 に示すごとく、絶縁基板 91 と、電子部品搭載部 90 と、配線回路 55 と、断面スルーホール 56 と、実装用パッド 57 とを有するものがある。絶縁基板 91 の上面 15 には凹状の電子部品搭載部 90 及び配線回路 55 が、その側面 16 には断面スルーホール 56 が、その下面 17 には実装用パッド 57 が

設けられている。

【0003】 上記実装用パッド 57 は、図 21 に示すごとく、半田 6 によりマザーボード 8 のパッド 87 の上に接着される。図 17、図 21 に示すごとく、電子部品 4 は、ボンディングワイヤー 40 により配線回路 55 と接続されており、更に断面スルーホール 56、及び実装用パッド 57 を介して、マザーボード 8 のパッド 87 へと電氣的に接続している。

【0004】 次に、上記リードレスチップキャリアの製造方法について説明する。まず、図 18 に示すごとく、大型の絶縁基板 9 に、リードレスチップキャリアの形状線 96 に沿って、穴明の方法により、複数のスルーホール 960 を穿設する。また、絶縁基板 9 の上面 15 には凹状の電子部品搭載部 90 を形成する。

【0005】 次に、図 19 に示すごとく、スルーホール 960 の内壁を金属メッキ膜 560 により被覆する。また、絶縁基板 9 の上面 15 には配線回路 55 を、その下面には実装用パッドを形成する。次に、図 19 に示す形状線 96 に沿って、大型の絶縁基板 9 を切断して、個片化する。これにより、絶縁基板 91 の側面 16 に断面スルーホール 56 が形成されると共に、図 15～図 17 に示すリードレスチップキャリアを得る。

【0006】

【解決しようとする課題】 しかしながら、上記従来のリードレスチップキャリアの製造方法においては、図 18 に示すごとく、大型の絶縁基板 9 にスルーホール 960 を正確な位置に穿設するのは、スルーホール 960 が小径のため、困難である。そのため、図 20 に示すごとく、断面スルーホール 56 が、配線回路及び実装用パッド 57 に対して位置ずれを生じることがある。

【0007】 この場合に、図 21 に示すごとく、実装用パッド 57 とマザーボード 8 のパッド 87 とを半田 6 により熔融接合すると、熔融した半田 6 が断面スルーホール 56 を被覆する金属メッキ膜 560 に引き寄せられる。そして、隣接する実装用パッド 57 上の半田 6 と融着して、短絡 60 等の半田付け不良が発生するおそれがある。

【0008】 特に、近年、リードレスチップキャリアへの実装が高密度になり、断面スルーホール 56 のピッチが狭くなる傾向にある。そのため、上記のように、熔融半田同志が短絡しやすくなった。本発明はかかる従来の問題点を鑑み、熔融半田による短絡を防止することができる、リードレスチップキャリア及びその製造方法を提供しようとするものである。

【0009】

【解決しようとする課題】 本発明は、絶縁基板に電子部品搭載部を設けたリードレスチップキャリアにおいて、上記絶縁基板の上面は配線回路を有し、その下面は実装用パッドを有してなり、かつ、上記絶縁基板の側面は、傾斜した斜面壁から構成されており、上記斜面壁には、

上記配線回路と上記実装用パッドとを接続する斜面回路を有していることを特徴とするリードレスチップキャリアにある。

【0010】本発明において最も注目すべきことは、絶縁基板の側面が傾斜した斜面壁から構成されていること、該斜面壁には斜面回路が形成されていることである。本発明において、上記絶縁基板の側面は、絶縁基板の上面から下面へ、又は下面から上面へ広がる、傾斜した斜面壁からなる。上記斜面壁の表面には、斜面回路が設けられている。該斜面回路は、絶縁基板の上面に設けられた配線回路と、その下面に設けられた実装用パッドとを接続している。上記実装用パッドは、マザーボード等の外部素子の上に、半田接合される。

【0011】電子部品搭載部は、凹部、又はパッド部からなり、絶縁基板の上面、又は下面に設けられている。電子部品搭載部には、電子部品が搭載される。該電子部品は、ボンディングワイヤーにより、配線回路と接続される。配線回路は、少なくとも絶縁基板の上面に設けられているが、絶縁基板の下面にも設けることができる。上記配線回路、実装用パッド、及び斜面回路は、銅等の電導性材料からなる。

【0012】上記絶縁基板は、1枚又は2枚以上であり、ガラス・エポキシ基板、ガラス・ポリイミド基板、ガラスビスマレイミドトリアジン基板等の絶縁材料からなる。2枚以上の絶縁基板の場合には、各絶縁基板の間は、ブリブレグ等の接着剤により接着されている。上記絶縁基板には、電子部品から発生する熱を効率良く発散させるために、放熱板等を設けることが好ましい。また、絶縁基板には、絶縁基板の内部又は上面及び下面の電氣的導通を図るためのスルーホールを設けてもよい。

【0013】次に、上記リードレスチップキャリアを製造する方法としては、例えば、個片化されるべき大型の絶縁基板に、個片化切断用の貫通孔を形成し、かつ、上記貫通孔の内壁は、傾斜した斜面壁からなる貫通孔形成工程と、上記貫通孔内も含めて、上記絶縁基板の全表面に、金属メッキ膜を施すと共に感光性のエッチングレジスト膜を形成する被覆工程と、上記絶縁基板の表面に配線回路及び斜面回路のパターンを形成するためのマスクフィルムを配置し、該マスクフィルムに対して平行光を照射し、その後、上記マスクフィルムを除去する露光工程と、上記大型の絶縁基板にエッチングを施して、上記絶縁基板の上面には配線回路を、上記貫通孔内の斜面壁には斜面回路を形成すると共に、上記絶縁基板の下面に実装用パッドを形成するパターン形成工程と、上記貫通孔に沿って上記大型の絶縁基板を切断して、個片化またはフレーム化されたリードレスチップキャリアを作製する切断工程とからなることを特徴とするリードレスチップキャリアの製造方法がある。

【0014】以下、各工程について説明する。

①貫通孔形成工程

まず、個片化されるべき大型の絶縁基板に、個片化切断用の貫通孔を形成する。上記貫通孔の内壁は、傾斜した斜面壁からなる。該斜面壁は、絶縁基板の上面から下面へ、又は下面から上面へ広がるように、また、絶縁基板の上面又は下面との当接部を鋭角とするように形成する。

【0015】上記貫通孔は、例えば、長孔状のスリットで、後述するリードレスチップキャリアの側面に相当する位置に形成される。貫通孔は、例えば、ザグリ加工により、大型の絶縁基板を穿設して形成される。上記絶縁基板は、貫通孔形成により、リードレスチップキャリアを構成する個片部と、該個片部を支持する支持部とに仕切られる。

【0016】上記絶縁基板としては、前述した絶縁材料を用いる。上記絶縁基板は、1枚又は2枚以上である。2枚以上の場合には、各絶縁基板の間がブリブレグ接着剤等の接着材により接着される。また、凹形状の電子部品搭載部を形成する場合には、本工程において、ザグリ加工により、絶縁基板の上面又は下面を穿設する。

【0017】②被覆工程

次に、上記貫通孔内も含めて、上記絶縁基板の全表面に、金属メッキ膜を施すと共に感光性のエッチングレジスト膜を形成する。即ち、上記絶縁基板の全表面にパネルメッキを施し、金属メッキ膜を形成する。このとき、上記貫通孔内にも金属メッキ膜を形成する。

【0018】次に、上記貫通孔内も含めて、上記絶縁基板の全表面に、感光性のエッチングレジスト膜を形成し、上記金属メッキ膜の全表面を被覆する。該エッチングレジスト膜は、例えば、電着塗装方法などの湿式方法により形成する。上記金属メッキ膜としては、銅等を用いる。

【0019】③露光工程

次に、上記絶縁基板の表面に、配線回路又は実装用パッド及び斜面回路のパターンを形成するためのマスクフィルムを配置する。上記マスクフィルムは、光を遮断する遮光部と、光が透過する透過部とからなる。上記遮断部は、絶縁基板の表面に形成されるパターンと同一形状のパターン部と、上記貫通孔の上部又は下部に位置し、上記パターン部から延設された延設部とからなる。

【0020】上記絶縁基板の表面に形成されるパターンとは、上記絶縁基板の上面に形成される配線回路、又はその下面に形成される実装用パッドをいう。また、絶縁基板の下面にも配線回路を形成する場合には、実装用パッド及び配線回路をいう。上記マスクフィルムは、絶縁基板の上面又は下面において、少なくとも貫通孔の斜面壁が見える側に配置される。具体的には、斜面壁が、上記絶縁基板の上面から下面へひろがる場合には、絶縁基板の上面に、マスクフィルムを配置する。逆に、下面から上面へひろがる場合には、絶縁基板の下面に、マスクフィルムを配置する。

【0021】次に、上記マスクフィルムに対して平行光を照射する。このとき、マスクフィルムのパターン部により絶縁基板の表面に光の影ができるとともに、マスクフィルムの延設部により上記貫通孔の斜面壁にも光の影ができて、その部分は露光しない未露光部分となる。上記光照射の後、上記マスクフィルムを上記絶縁基板から除去する。

【0022】④パターン形成工程

次に、上記大型の絶縁基板に現像液を接触させる。これにより、上記エッチングレジスト膜の未露光部分はそのまま残り、その他の露光部分は除去されて金属メッキ膜が露出する。次いで、金属メッキ膜の露光部分をエッチングにより除去する。これにより、絶縁基板の上面又は下面、及び貫通孔内の斜面壁に、パターンが形成される。

【0023】次に、上記パターンの表面に残存するエッチングレジスト膜を除去する。これにより、マスクフィルムを絶縁基板の上面に配置した場合には、絶縁基板の上面に配線回路が、貫通孔内の斜面壁に斜面回路が形成される。一方、マスクフィルムを絶縁基板の下面に配置した場合には、絶縁基板の下面に実装用パッドが、貫通孔内の斜面壁に斜面回路が形成される。

【0024】次に、絶縁基板の下面又は上面において、まだパターンが形成されていない側に、実装用パッド又は配線回路等のパターンを形成する。その形成方法は、上記と同様に、マスクフィルムを用いる方法が簡便である。更に、簡便な方法として、絶縁基板の上面及び下面の双方に、マスクフィルムを配置し、その両側から平行光を照射する方法がある。この方法によれば、1回の露光処理により、絶縁基板の全表面にパターンを形成することができる。

【0025】⑤切断工程

次に、上記貫通孔に沿って上記絶縁基板を切断して、個片化またはフレーム化されたリードレスチップキャリアを作製する。上記切断に当たって、ダイシングソー等が用いられる。大型の絶縁基板を貫通孔に沿って切断すると、その内部の斜面壁が、個片化された絶縁基板の側面を構成することになる。

【0026】また、絶縁基板の表面に放熱板を設ける場合には、実装用パッド又は配線回路と同様の方法により形成することができる。また、絶縁基板にスルーホールを設ける場合には、大型の絶縁基板にスルーホールを穿設し、その内部を金属メッキ膜により被覆する方法により作成される。

【0027】

【作用及び効果】本発明のリードレスチップキャリアにおいては、絶縁基板の側面が傾斜した斜面壁から構成されており、その斜面壁の表面には斜面回路が形成されている。該斜面回路は、後述するごとく、従来のように絶縁基板の側面に断面スルーホールを設ける場合に比較し

て、正確な位置に形成される。そのため、実装用パッドとマザーボードのパッドとを半田により溶融接合したとき、溶融半田が隣接する実装用パッドや斜面回路に引き寄せられることがない。従って、隣接する半田同志が短絡するおそれもない。

【0028】次に、本発明のリードレスチップキャリアの製造方法においては、マスクフィルムを用いた露光法により絶縁基板の表面にパターンを形成している。マスクフィルムには、絶縁基板に形成されるべき配線回路や実装用パッド等のパターンと同一形状のパターン部が設けられている。そのため、上記マスクフィルムの外方から平行光を照射した場合、その遮光部が覆う絶縁基板の上面又は下面には、遮光部と同一形状の光の影が形成される。

【0029】また、上記マスクフィルムには、上記パターン部から延設された延設部が設けられている。該延設部は、絶縁基板の貫通孔の上を覆っている。そのため、上記のように、平行光を照射した場合、上記絶縁基板の上面又は下面の光の影と連続した光の影が形成される。上記絶縁基板の上面又は下面、及び斜面壁において、上記光の影となった部分は、その後のエッチング処理により、配線回路又は実装用パッド、及び斜面回路等のパターンとして残る。

【0030】従って、上記の露光方法によれば、絶縁基板の正確な位置に、配線回路や実装用パッド等のパターンを形成することができる。また、絶縁基板の斜面壁において上記パターンと連結した位置には、斜面回路が形成される。それ故、絶縁基板の上面又は下面のパターンだけでなく、斜面壁においても正確な位置に斜面回路を形成することができる。従って、斜面回路が、配線回路や実装用パッドに対して位置ずれを生じるという問題もない。

【0031】その結果、本発明の製造方法により作製されたリードレスチップキャリアは、上記のごとく、マザーボードの上に実装する際に、溶融半田による短絡が発生するおそれもない。本発明によれば、溶融半田による短絡を防止することができる。リードレスチップキャリア及びその製造方法を提供することができる。

【0032】

【実施例】

実施例1

本発明の実施例にかかるリードレスチップキャリアについて、図1～図12を用いて説明する。本例のリードレスチップキャリア7は、図1、図3、図4に示すごとく、絶縁基板1に電子部品搭載部19を設けている。絶縁基板1の上面15は配線回路35を有し、その下面17は実装用パッド37を有している。絶縁基板1の側面は、傾斜した斜面壁16から構成されており、斜面壁16には、配線回路35と実装用パッド37とを接続する斜面回路36を有している。

【0033】斜面壁16は、絶縁基板1の上面15から下面17へ広がるように傾斜している。斜面壁16と絶縁基板1の下面17との当接部分は、鋭角に形成されている。実装用パッド37は、図2に示すごとく、マザーボード8のパッド87の上に、半田6により接合される。

【0034】電子部品搭載部19は、凹状であり、絶縁基板1の上面15に設けられている。電子部品搭載部19には、図1に示すごとく、電子部品4が搭載される。電子部品4は、ボンディングワイヤー40により、配線回路35と接続される。配線回路35、実装用パッド37、及び斜面回路36は、銅等の導電性材料からなる。絶縁基板1は、ガラス・エポキシ基板からなる。

【0035】次に、上記リードレスチップキャリア7を製造する方法について、図5～図12を用いて説明する。

①貫通孔形成工程

まず、図5、図6に示すごとく、個片化されるべき大型の絶縁基板10に、リードレスチップキャリアの寸法線165に沿ってその4方向に、個片化切断用の貫通孔11を形成する。

【0036】貫通孔11の内壁は、傾斜した斜面壁16からなる。該斜面壁16は、絶縁基板1の上面15から下面17へ広がるように、また、下面17との当接部を鋭角とするように形成する。貫通孔11は、例えば、長孔状のスリットで、後述するリードレスチップキャリアの側面に相当する位置に形成される。貫通孔11は、ザグリ加工により、大型の絶縁基板10を穿設して形成される。

【0037】絶縁基板10は、貫通孔11の形成により、リードレスチップキャリアを構成する個片部71と、該個片部71を支持する支持部72とに仕切られる。絶縁基板10としては、前述した絶縁材料を用いる。次に、図7に示すごとく、大型の絶縁基板10の上面15における、その略中央部にザグリ等の加工により、電子部品搭載部19を形成する。

【0038】②被覆工程

次に、図8に示すごとく、貫通孔11内も含めて、絶縁基板10の全表面に、金属メッキ膜3を施すと共に感光性のエッチングレジスト膜30を形成する。即ち、絶縁基板10の全表面にパネルメッキを施し、金属メッキ膜3を形成する。このとき、貫通孔11内にも金属メッキ膜3を形成する。

【0039】次に、貫通孔11内も含めて、絶縁基板10の全表面に、感光性のエッチングレジスト膜30を形成し、金属メッキ膜3の全表面を被覆する。該エッチングレジスト膜30は、電着塗装方法などの湿式方法により形成する。金属メッキ膜3としては、銅等を用いる。

【0040】③露光工程

次に、図9、図10に示すごとく、絶縁基板10の上面

15及び下面17に、配線回路、斜面回路、及び実装用パッドのパターンを形成するためのマスクフィルム21、22をそれぞれ配置する。マスクフィルム21、22は、光を遮断する遮光部210、220と、光が透過する透過部213、223とを有している。

【0041】マスクフィルム21の遮光部210は、絶縁基板10の上面15に形成される配線回路と同一形状のパターン部211と、貫通孔11の上方に位置し、上記パターン部211から延設された延設部212とからなる。マスクフィルム22の遮光部220は、絶縁基板10の下面17に形成される実装用パッドと同一形状のパターン部221と、貫通孔11の下方に位置し、上記パターン部221から延設された延設部222とからなる。マスクフィルム21、22は、大型の絶縁基板10の上面15及び下面17にそれぞれ配置される。

【0042】次に、マスクフィルム21、22に対してその上方、下方から平行光28を照射する。このとき、図10に示すごとく、遮光部210、220のパターン部211、221により絶縁基板10の上面15及び下面16に光の影301ができる。また、遮光部210、220の延設部212、222により、貫通孔11の斜面壁16にも光の影302ができて、その部分は露光しない未露光部分となる。その後、マスクフィルム21、22を絶縁基板10から除去する。

【0043】④パターン形成工程

次に、図11に示すごとく、絶縁基板10を現像液に接触させて、エッチングレジスト膜30の未露光部分をそのまま残し、その他の露光部分は除去して、金属メッキ膜3を露出させる。次に、金属メッキ膜3の露光部分をエッチングにより除去する。次いで、残った金属メッキ膜3の表面を覆うエッチングレジスト膜30を除去する。これにより、図12に示すごとく、絶縁基板10の上面15、下面17、及び斜面壁16に、配線回路35、実装用パッド37、及び斜面回路36が形成される。

【0044】⑤切断工程

次に、図12に示すごとく、ダイシングソーを用いて、貫通孔11内の寸法線165に沿って絶縁基板10を切断する。これにより、図1に示す個片化された絶縁基板1が得られる。また、貫通孔11の内部の斜面壁16が、個片化された絶縁基板1の側面を構成することになる。

【0045】次に、本例の作用効果について説明する。本例のリードレスチップキャリア7においては、図1～図4に示すごとく、絶縁基板1の側面が傾斜した斜面壁16から構成されており、その斜面壁16の表面には斜面回路36が形成されている。該斜面回路36は、後述すごとく、従来のように絶縁基板の側面に断面スルーホールを設ける場合に比較して、正確な位置に形成される。

10

20

30

40

50

【0046】そのため、図2に示すごとく、実装用パッド37とマザーボード8のパッド87とを半田6により溶融接合したとき、溶融した半田6が隣接する実装用パッド37や斜面回路36に引き寄せられることがない。従って、隣接する半田同志が短絡するおそれもない。

【0047】次に、本例のリードレスチップキャリアの製造方法においては、図9、図10に示すごとく、マスクフィルム21、22を用いた露光法により絶縁基板10の表面にパターンを形成している。マスクフィルム21、22には、絶縁基板10に形成されるべき配線回路35や実装用パッド37のパターンと同一形状のパターン部211、221が設けられている。そのため、マスクフィルム21、22の外方から平行光28を照射した場合、そのパターン部211、221が覆う絶縁基板10の上面15及び下面17に、上記パターン部と同一形状の光の影301が形成される。

【0048】また、マスクフィルム21、22には、パターン部211、221から延設された延設部212、222が設けられている。該延設部は、絶縁基板10の貫通孔11の上部及び下部上を覆っている。そのため、平行光28を照射した場合、絶縁基板10の上面15及び下面17の光の影301と連続した光の影302が、斜面壁16にも形成される。

【0049】上記の光の影301、302となった部分は、その後のエッチング処理により、配線回路35又は実装用パッド37、及び斜面回路36のパターンとして残る。それ故、絶縁基板10の正確な位置に、配線回路35や実装用パッド37を形成することができる。

【0050】また、絶縁基板10の斜面壁16においてパターンと連結した位置には、斜面回路36が形成される。それ故、絶縁基板10の上面15及び下面17のパターンだけでなく、斜面壁16においても正確な位置に斜面回路36を形成することができる。従って、斜面回路36が、配線回路35及び実装用パッド37に対して位置ずれを生じるという問題もない。その結果、本例の製造方法により作製されたリードレスチップキャリアは、図2に示すごとく、マザーボード8の上に実装する際に、溶融半田による短絡が発生するおそれもない。

【0051】また、本例においては、絶縁基板10の上面15及び下面17に、パターン形成用のマスクフィルム21、22を配置し、その両側から同時に平行光28を照射している。そのため、パターンを正確に形成することができるだけでなく、迅速かつ簡便に、パターンの形成をすることができる。

【0052】実施例2

本例のリードレスチップキャリア7は、図13に示すごとく、絶縁基板1の上面15だけでなく、下面17にも配線回路38を設けている。また、電子部品搭載部19の内部にも配線回路34が設けられている。上記リードレスチップキャリア7を製造するに当たっては、絶縁基

板の上面に配置されるマスクフィルムに、配線回路34、35と同一形状のパターン部を有する遮光部を設ける(図9、図10参照)。また、絶縁基板の下面に配置されるマスクフィルムに、実装用パッド37、配線回路38と同一形状のパターン部を有する遮光部を設ける。そして、これらのマスクフィルムを用いて、露光処理を行う。

【0053】その他は、実施例1と同様である。本例においては、絶縁基板1の下面17及び電子部品搭載部19の内部にも、配線回路38、34を設けている。そのため、より高密度実装化を図ることができる。その他は、実施例1と同様の効果を得ることができる。

【0054】実施例3

本例のリードレスチップキャリア7は、図14に示すごとく、絶縁基板1の側面に、下面17から上面15へひろがるように傾斜した斜面壁169を設けている。該斜面壁169の上には、配線回路35と実装用パッド37と接続した斜面回路36を設けている。

【0055】斜面回路36のパターンは、露光工程において、実装用パッド37とともに、絶縁基板1の下面に配置されたマスクフィルムにより形成される(図9、図10参照)。即ち、斜面回路36は、上記マスクフィルムの遮光部により、平行光の影ができ、その影の部分がエッチング処理により残ったものである。その他は、実施例1と同様である。本例においても、実施例1と同様の効果を得ることができる。

【図面の簡単な説明】

【図1】実施例1のリードレスチップキャリアの断面図。

【図2】実施例1の、マザーボードに実装されたリードレスチップキャリアの側面図。

【図3】図1のリードレスチップキャリアの平面図。

【図4】図1のリードレスチップキャリアの裏面図。

【図5】実施例1のリードレスチップキャリアの製造方法における、大型の絶縁基板への貫通孔形成工程を示す説明図。

【図6】図5の、大型の絶縁基板の平面図。

【図7】図5、図6に続く、貫通孔形成工程の説明図。

【図8】図7に続く、被覆工程の説明図。

【図9】図8に続く、露光工程における、大型の絶縁基板の断面図。

【図10】図8に続く、露光工程における、大型の絶縁基板の要部斜視図。

【図11】図9、図10に続く、パターン形成工程の説明図。

【図12】図11に続く、切断工程の説明図。

【図13】実施例2のリードレスチップキャリアの断面図。

【図14】実施例3のリードレスチップキャリアの断面図。

11

【図15】従来例のリードレスチップキャリアの平面図。

【図16】図15のリードレスチップキャリアの裏面図。

【図17】図15のA-A線矢視断面図。

【図18】従来例のリードレスチップキャリアの製造方法を示す説明図。

【図19】図18に続く、製造方法の説明図。

【図20】従来例のリードレスチップキャリアの、裏面側からみた要部斜視図。

【図21】従来例のリードレスチップキャリアの問題点を指摘する説明図。

【符号の説明】

1, 10... 絶縁基板,

* 11... 貫通孔,

15... 上面,

16... 斜面壁,

17... 下面,

19... 電子部品搭載部,

21, 22... マスクフィルム,

34, 35, 38... 配線回路,

36... 斜面回路,

37... 実装用パッド,

10 4... 電子部品,

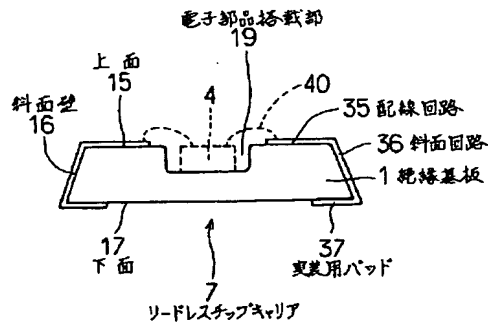
6... 半田,

7... リードレスチップキャリア,

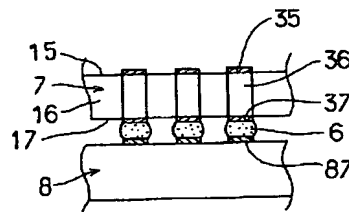
8... マザーボード,

*

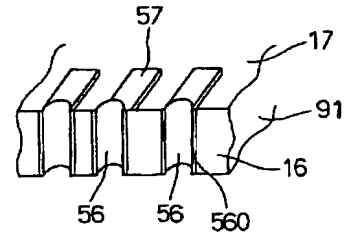
【図1】



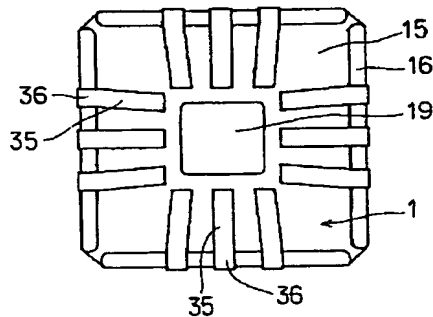
【図2】



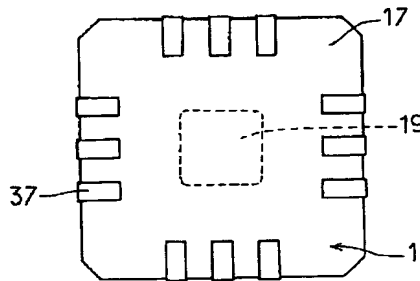
【図20】



【図3】

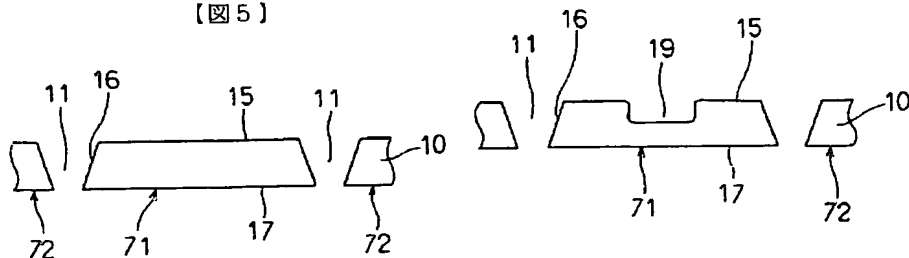


【図4】

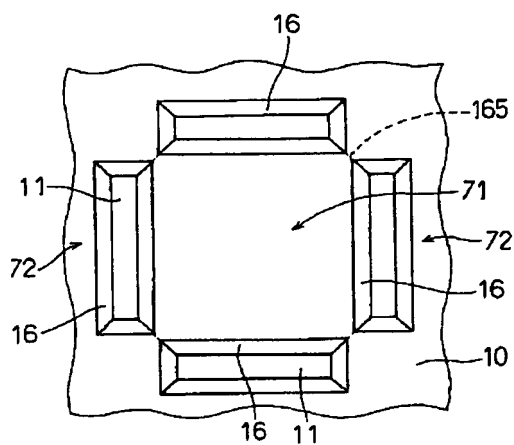


【図7】

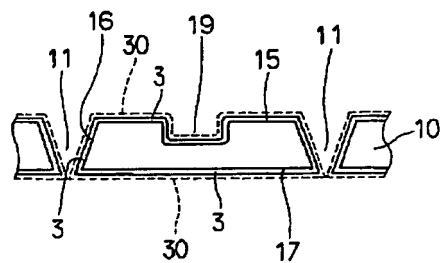
【図5】



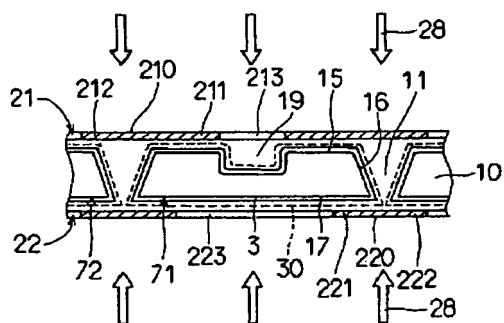
【図 6】



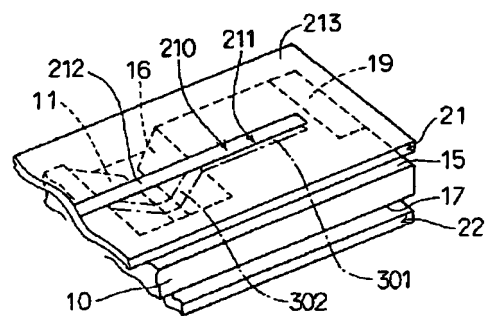
【図 8】



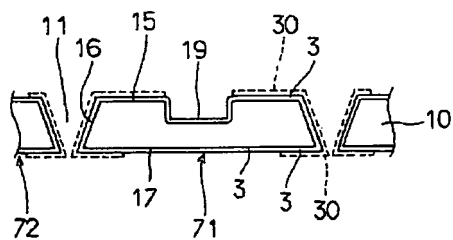
【図 9】



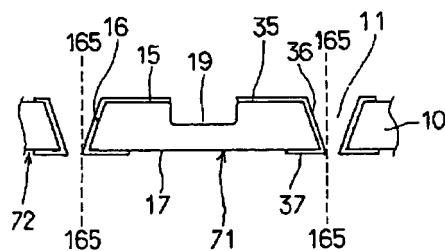
【図 10】



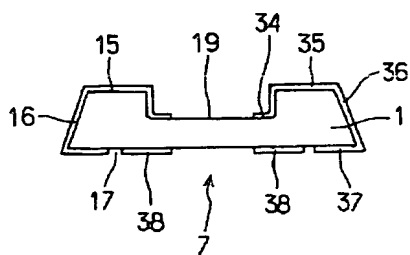
【図 11】



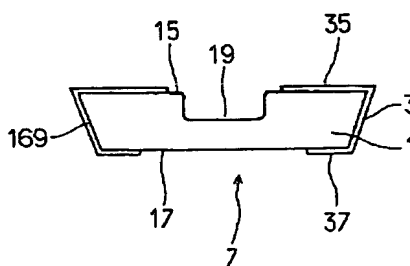
【図 12】



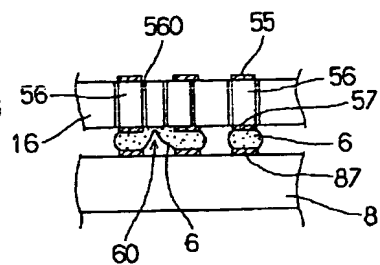
【図13】



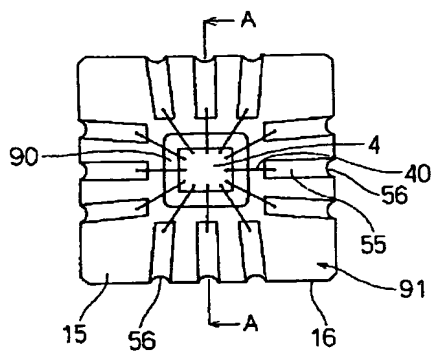
【図14】



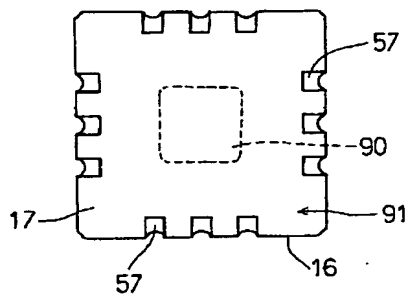
【図21】



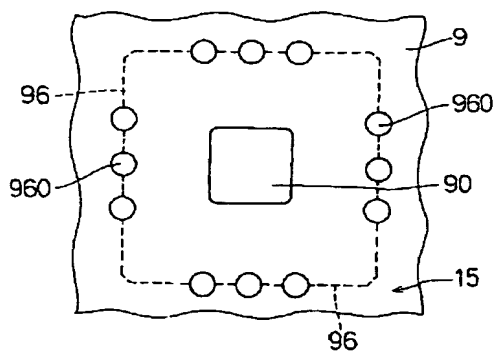
【図15】



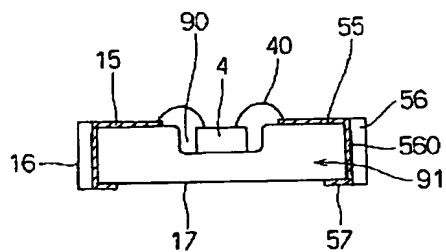
【図16】



【図18】



【図17】



【図 19】

